

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-233056

(43)Date of publication of application : 02.09.1998

(51)Int.Cl.

G11B 20/00  
G10K 15/00

(21)Application number : 09-049811

(71)Applicant : NIPPON COLUMBIA CO LTD

(22)Date of filing : 18.02.1997

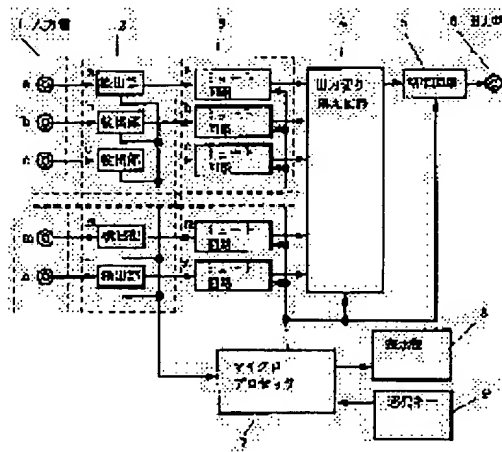
(72)Inventor : FUKUDA KOJI

## (54) SIGNAL SELECTING DEVICE AND ELECTRONIC EQUIPMENT

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To simplify connecting a signal line and to select a set output channel by displaying input terminals connected with signal lines from other equipment, selecting an input from the displayed contents and obtaining an output channel.

**SOLUTION:** Whenever a channel of a changed input terminal out of input terminals 1a-1n is detected by detecting parts 2a-2n, storage contents of a connecting state of the input terminals 1a-1n stored in a memory in a microprocessor 7 are updated. Display contents of the newly connected channel are inputted by selection keys 9 in accordance with a display of a display part 8. The operator is urged to set a connecting condition by the processor 7, and the connecting condition to an output terminal 6 is settled. Upon completion of the connecting condition, an output display is set by the operator. Then, when a key input for renewing an output is performed, a stored output display table is displayed on the display part 8 by the processor 7, and then storage contents of the subsequently selected output channel are displayed on the display part 8.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of

rejection]

[Kind of final disposal of application other than  
the examiner's decision of rejection or  
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's  
decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

## \* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

## [Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the electronic equipment which has the signal selecting arrangement and signal selecting arrangement which select and output the input signal of two or more channels used for an audio amplifier etc.

[0002]

[Description of the Prior Art] In the conventional amplifier, two or more input terminals are arranged in a back panel or the front panel, and if it does not connect with the input terminal which had the path cord from the source of a signal decided to be them specified, a normal output is not obtained.

[0003] moreover, if an input signal did not connect an analog signal or a digital signal in distinction from each arrangement \*\*\*\* input terminal, the difficulty was in connection of an output signal not being acquired.

[0004]

[Problem(s) to be Solved by the Invention] The input terminal of an a large number channel could not switch in order to compensate for the panel display, and the signal of the channel made into the object could not choose, and it could not output [ could choose the source of a signal which it is going to output if connection of a circuit is not switched, and ], but in order to have to choose from many input signals the signal made into the object, hearing and comparing each signal, when connecting with the input terminal which was able to determine the signal line, time amount required. Moreover, after setting the signal line of two or more channels to an input/output terminal, it opts for selection actuation of the connection with the input terminal of a signal line, mixing between channels, etc. beforehand, and the connection substitute of the signal line which should be mixed to the decided input terminal was carried out in the time of wanting to mix the signal of other channels.

[0005]

[Means for Solving the Problem] In the signal selecting arrangement which chooses two or more audio signals into which this invention was inputted A detection means to detect that the signal line was connected to two or more input edges and these input edges of a channel, It is a signal selecting arrangement possessing a display means to display the input edge detected with this detection means, a selection means to select said displayed input edge, and an output means to output the signal inputted from the selected input edge.

[0006] Moreover, this invention is set to the signal selecting arrangement which chooses two or more inputted audio signals. A detection means to detect that the signal line was connected to two or more input edges and these input edges of a channel, A display means to display the input edge detected with this detection means, and a storage means to memorize the input edge to which the signal line was connected, It is a signal selecting arrangement possessing a selection means to display said memorized input edge on said display means, and to select said input edge, and an output means to output the signal from said selected input edge.

[0007] Moreover, this invention is set to the signal selecting arrangement which chooses two or more inputted

audio signals. A detection means to detect that the signal line was connected to two or more input edges and these input edges of a channel, A display means to display the input edge detected with this detection means, and a means to specify said displayed content of a display of an input edge, It is a signal selecting arrangement possessing a storage means ~~memorize the input edge~~ to which the signal line was connected, and said specified content of a display, a selection means select said input edge from the content which displayed said memorized content on said display means, and was displayed, and an output means output the signal from said selected input edge.

[0008] Moreover, this invention is set to the signal selecting arrangement which chooses two or more inputted audio signals. A detection means to detect that the signal line was connected to two or more input edges and these input edges of a channel, A display means to display the input edge detected with this detection means, and an output condition assignment means to specify two or more connection between channels, and output condition, It is a signal selecting arrangement possessing a selection means to select the signal which outputs the content remembered to be a storage means to memorize the content specified with said output condition assignment means from the content displayed and displayed on said display means, and an output means to output the selected signal.

[0009] Moreover, this invention is set to the signal selecting arrangement which chooses two or more inputted audio signals. A detection means to detect that the signal line was connected to two or more input edges and these input edges of a channel, A display means to display the input edge detected with this detection means, and a means to specify the content of a display of the displayed input edge, A means to specify the connection conditions between two or more channels, and a storage means to memorize the content of a display specified as the input edge to which said signal line was connected, and said connection conditions, It is a signal selecting arrangement possessing a selection means to display the memorized content on said display means, and to select an output signal, and an output means to output the selected signal.

[0010] Moreover, this invention is set to the signal selecting arrangement which chooses two or more inputted audio signals. A detection means to detect that the signal line was connected to two or more input edges and these input edges of a channel, A display means to display the input edge detected with this detection means, and a means to specify the content of a display of the displayed input edge, A storage means to memorize the content of a display specified as the input edge where said signal line was connected with a means to specify the connection between two or more channels, and output condition, said connection, and output condition, It is a signal selecting arrangement possessing a selection means to select an output signal from the content which displayed the memorized content on said display means, and was displayed, and an output means to amplify and output the selected signal.

[0011] Moreover, this invention is electronic equipment which equipped the signal selecting arrangement in the device.

[0012]

[Embodiment of the Invention] A drawing explains one example of this invention. Drawing 1 is the block diagram showing one example of the signal selecting arrangement of this invention. Two or more input terminals 1a-1n are formed, and signals, such as other amplifier or DAT, a CD player, MD player, TV sound signal, satellite broadcasting service, and a personal computer signal, are inputted from other devices.

[0013] two or more input edges 1a-1n -- each -- others -- the detecting elements 2a-2n which detect whether it connected with the device are formed, and a judgment whether the output of a detecting element was inputted and connected to the microprocessor (henceforth a microcomputer) 7 is made.

[0014] It is memorized by the memory in a microcomputer 7 to which input terminal the signal line from an external instrument is connected, and the input edge connected to the display 8 is displayed on it. Moreover, the mute circuits 3a-3n are respectively formed between the output switch circuits 4 from the input edges 1a-1n of two or more channels. An operator does mute discharge of the mute circuit of only the input edge which carried out the selection input by the selection key 9, and specified the input edge displayed on the display 8,

and connects with a switch circuit. Any signals other than the channel set up since the mute circuit of a channel where the connection condition of the input edge and outgoing end which were connected with other electronic equipment which is not selected is not selected was maintained are not outputted.

[0015] Output condition -- whether the signal inputted into the input edge selected with the microcomputer 7 distinguishes a digital signal or an analog signal, if the output switch circuit 4 is a digital signal, the DA translation of it is carried out, or it sends out a digital signal to an amplifying circuit 5 as it is -- is displayed on a display 8, and setting out of output condition is carried out by the selection key 9. According to the set-up output condition, a signal is outputted from an outgoing end 6.

[0016] Next, the flow chart which shows actuation of this example to drawing 2 explains. An input edges [ 1a-1n ] connection condition is respectively detected by detecting elements 2a-2n, it compares whether the detection data of the input edge detected and memorized in the memory in a microcomputer 7 before and the newly detected detection data have change, and the channel from which the connection condition changed is detected in an instant (S1). This detection actuation is performed by continuing with the decided time interval.

[0017] When the channel of the input edge where the detection data (for example, data proportional to the output impedance of the external instrument connected with the signal line) detected respectively changed compared with the detection data detected before by detecting elements 2a-2n among the input edges 1a-1n is detected, It turns out whether to be the channel connected to a new input edge, or be the channel by which connection of a signal line with other electronic equipment was removed (S2). The content of storage of an input edges [ which were memorized by the memory in a microcomputer 7 / 1a-1n ] connection condition (detection data) is updated (S3).

[0018] The content of a display of the channel which the display of advice of the content undecidedness of a display accomplished from the microcomputer 7 to the display 8 that the display which displays the new connection partner of the channel by which the content of storage was updated among the input edges 1a-1n etc. should be specified, and was newly connected from the selection key 9 according to (S4) and a display (if inputted from DAT, it will be displayed as DAT) is keyed (S5). If the display of the content undecidedness of a display accomplishes to a display 8 and (S4) and the content of a display are inputted and (S5) specified from the selection key 9 until assignment of the content of a display finishes (it is Y at S6), it is memorized by the memory in a microcomputer 7 as a content of a display of the input edge to which the content of a display which it keyed was connected (S7), and it will be considered as the channel display of an input edge with a microcomputer 7.

[0019] Next, a microcomputer 7 displays directions of whether analogue conversion is carried out and the connection conditioning [ if it chooses, or / or or ] which carries out digital conversion, and, as for some input channels which should be connected with a display 8 as an output channel outputted to an outgoing end 6, demands setting out of connection conditions from an operator (S8). An operator sets up switch of setting out of output condition, such as selection of the mute circuits 3a-3n of which mute is canceled by the selection key 9, DA by the output switch circuit 4, and an AD translation, selection of the channel signal to mix, the compressibility of a signal, etc., setting out of the amplification degree of an amplifying circuit 5, etc. according to the content displayed on the display 8, and the connection conditions to an outgoing end 6 are set up (S9).

[0020] It detects whether connection conditions including output condition were set up (S10), and what item is set as a display 8 among setting-out items during setting out, or the microcomputer 7 has not been set up, or displays the item, and returns to S8. If setting out of connection conditions is completed, in order to display an output channel (they are "CD and the DAT-analog OUT" when an output is an analog signal on the connection conditions with which the input edges CD and DAT were mixed, for example) on a display 8, the directions display of setting out of the content of a display is made by the display 8 (S11). An operator inputs the content of a display of other output channels, such as an output display name, and the output channel to

distinguish etc. from the selection key 9 (S12), the inputted output channel display is displayed on a display 8, and setting out of an output display is made (S13).

[0021] The set-up output display is made by the display 8 (S14), and setting out of an output channel finishes. The input edge which the microcomputer 7 memorized the content of setting out, an output display name, etc. of connection conditions which were set as an input edge, an input channel display, and before in the memory in a microcomputer 7 (S15), and was memorized by memory, an input channel display and an output channel, and connection conditions are displayed as a chart. A microcomputer 7 controls the mute circuit 3 and the output switch circuit 4 according to the connection conditions set up while displaying the display of the ON edge and input channel which were memorized in the memory in a microcomputer 7, and the display of an output channel on the display 8, and outputs an output signal from an outgoing end 6 (S16).

[0022] Next, when not detecting and (S17) detecting whether there is any key input which newly selects an output channel about an output, it searches whether connection of return and the regular input edges 1a-1n has condition change to (S1) by the same output state. When the key input which renews an output by S17 accomplishes, a microcomputer 7 displays the output display chart memorized by the memory in a microcomputer 7 on a display 8 (S18). The channel which wishes to output is chosen from the contents of a display, such as connection conditions of the displayed I/O edge, (S19), the detail of the content of storage of the selected output channel is displayed on a display 8, and the signal of the connection conditions of the displayed content is outputted from an outgoing end 6 (S20), and returns to S1. In addition, memory is backed up even after a main switch is turned off with a BA@KKU rise power source.

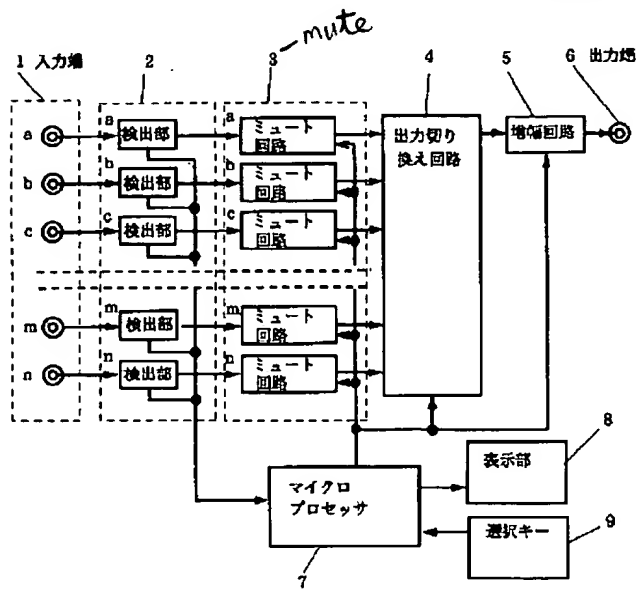
[0023]

[Effect of the Invention] Since according to the signal selecting arrangement of this invention an input is selected from the content which displayed the input edge connected with the signal line, and was displayed from other devices and the output channel was obtained, connection of a signal line is easy and can choose the set-up output channel.

---

[Translation done.]

Drawing selection Representative drawing



[Translation done.]

\* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1] The block diagram showing one example of the selecting arrangement of this invention.

[Drawing 2] The flow chart which shows actuation of one example of the selecting arrangement of this invention.

[Description of Notations]

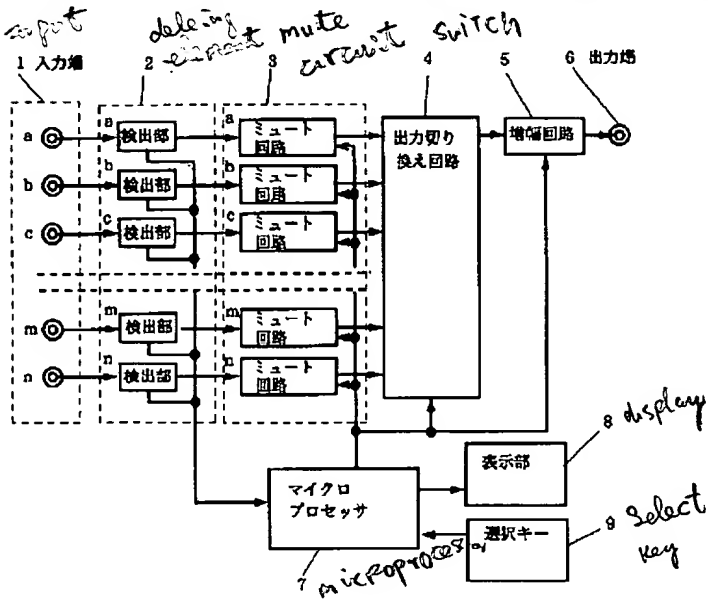
- 1 Input Edge
- 2 Detecting Element
- 3 Mute Circuit
- 4 Switch Circuit
- 5 Amplifying Circuit
- 6 Outgoing End
- 7 Microprocessor
- 8 Display
- 9 Selection Key

---

[Translation done.]



Drawing selection Representative drawing



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-160581

(43) 公開日 平成9年(1997)6月20日

(51) Int. Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 1 0 K 15/12			G 1 0 K 15/00	B
H 0 3 G 5/02			H 0 3 G 5/02	Z
H 0 3 H 17/00	6 0 1	9274-5 J	H 0 3 H 17/00	6 0 1 L
	6 1 1	9274-5 J		6 1 1 A

審査請求 未請求 請求項の数 2 F D (全 10 頁)

(21) 出願番号 特願平7-344350

(22) 出願日 平成7年(1995)12月6日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 久保田 和伸

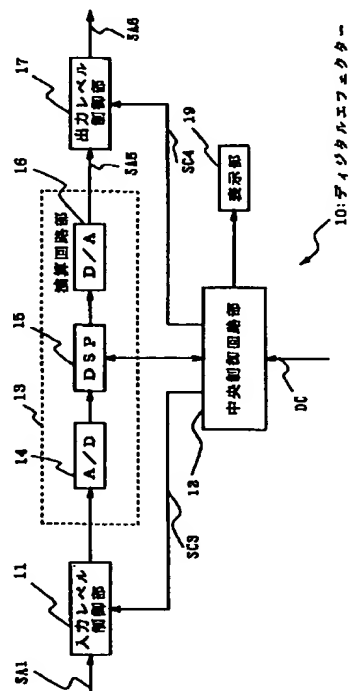
東京都品川区北品川6丁目7番35号 ソニー株式会社内

(54) 【発明の名称】 オーディオ信号処理装置

(57) 【要約】

【課題】 オーディオ信号処理装置に関し、例えばデジタルエフェクターにおいて残響等の効果を付加する際に、出力信号レベルの不自然な変動を未然に防止する。

【解決手段】 演算処理手段13における遅延時間の分、入力側信号レベルの補正(11)に連動する出力側信号レベルの補正(17)を遅延させる。



## 【特許請求の範囲】

【請求項1】 順次入力される入力オーディオ信号を演算処理することにより、前記入力オーディオ信号に種々の効果を付与して出力するオーディオ信号処理装置において、

前記入力オーディオ信号の信号レベルを補正する入力レベル制御手段と、

前記入力レベル制御手段より出力されるオーディオ信号を演算処理する演算処理手段と、

前記入力レベル制御手段による信号レベルの補正に連動して、前記演算処理手段より出力されるオーディオ信号の信号レベルを補正する出力レベル制御手段とを備え、前記演算処理手段により前記オーディオ信号に発生する遅延時間の分、前記出力レベル制御手段による信号レベルの補正を、前記入力レベル制御手段による信号レベルの補正より遅延させることを特徴とするオーディオ信号処理装置。

【請求項2】 前記演算処理手段は、

前記オーディオ信号をアナログデジタル変換処理してデジタルオーディオ信号を出力するアナログデジタル変換手段と、

前記デジタルオーディオ信号を演算処理するデジタル信号処理手段と、

前記デジタル信号処理手段により演算処理されたデジタルオーディオ信号をデジタルアナログ変換処理して出力するデジタルアナログ変換手段とにより形成されることを特徴とする請求項1に記載のオーディオ信号処理装置。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、オーディオ信号処理装置に関し、例えばデジタルエフェクターにおいて残響等の効果を付加する際に、演算処理手段における遅延時間の分、入力側の信号レベル補正に連動する出力側の信号レベル補正を遅延させることにより、出力信号レベルの不自然な変動を未然に防止する。

【0002】

【従来の技術】従来、オーディオ信号処理装置でなるデジタルエフェクターにおいては、順次入力されるオーディオ信号を演算処理することにより、残響等の種々の効果を付与し、また種々の音場により試聴した効果を付与できるようになされている。このデジタルエフェクターにおいては、オーディオ信号を演算処理する際に、入出力で連動して信号レベルを補正することにより、演算処理の精度を向上するようになされている。

【0003】すなわち図5は、デジタルエフェクターを示すブロック図であり、このデジタルエフェクター1では、中央制御回路部2により全体の動作を制御して、入力オーディオ信号SA1を処理する。

【0004】すなわちデジタルエフェクター1におい

て、中央制御回路部2は、このデジタルエフェクター1全体の動作を制御するマイクロコンピュータで形成され、コントローラ等の外部機器より入力される制御コマンドDCに反応して演算回路部3に制御データを出力し、これによりオーディオ信号に付加する種々の効果を設定する。また中央制御回路部2は、オペレータの操作に反応して入力レベル制御部4及び出力レベル制御部5にそれぞれレベル制御信号SC1を出力する。

【0005】入力レベル制御部4は、このレベル制御信号SC1に応じて利得を可変し、入力オーディオ信号SA1を増幅して、又は信号レベルを抑圧して出力する。これにより入力レベル制御部4は、続く演算回路部3に対して、ピークレベルが規定の範囲内に収まるように、入力オーディオ信号SA1の信号レベルを補正して出力する。

【0006】続く演算回路部3は、デジタルシグナルプロセッサにより形成され、このオーディオ信号をアナログデジタル変換処理することによりデジタルオーディオ信号を生成し、デジタルフィルタ回路構成の演算処理回路によりこのデジタルオーディオ信号を形成する各オーディオデータを順次演算処理する。このとき演算回路部3は、中央制御回路部2より出力される制御データに反応してこの演算処理の特性を切り換え、これによりデジタルオーディオ信号に所望の残響時間による残響等の効果を付与し、また種々の音場により試聴した効果を付与する。さらに演算回路部3は、演算処理結果により形成されるデジタルオーディオ信号をデジタルアナログ変換してオーディオ信号SA3を生成する。

【0007】続く出力レベル制御部5は、レベル制御信号SC1に応じて入力レベル制御部4と連動して利得を可変し、演算回路部3より出力されるオーディオ信号SA3を増幅して、又は信号レベルを抑圧して出力する。このとき出力レベル制御部5は、例えば入力レベル制御部4と逆特性により、すなわち入力レベル制御部4における利得をXとおくと、 $1/X$ の利得によりオーディオ信号SA3の信号レベルを補正し、これによりこのオーディオ信号SA3を入力オーディオ信号SA1の信号レベルにより出力する。

【0008】かくするにつき、このようにして入出力で信号レベルを連動して補正することにより、演算回路部3においては、アナログデジタル変換回路、デジタルアナログ変換回路のダイナミックレンジを十分に利用してオーディオ信号を処理することができ、これによりデジタルエフェクター1では、演算処理精度を向上するようになされている。

【0009】ところで図6に示すように、このようにしてデジタル信号処理によりオーディオ信号を処理する場合、入力オーディオ信号SA1（図6（A））に対して、この演算回路部3より出力されるオーディオ信号S

A3(図6(B))は、演算処理に要する時間Tだけ遅延して出力されることになる。通常のデジタルシグナルプロセッサによりオーディオ信号を処理する場合、アナログデジタル変換処理及びデジタルアナログ変換処理に、それぞれ1[msec]程度の時間を要し、また演算処理に最低1ワードクロックの時間を要する。これによりこの場合オーディオ信号SA3は、3~5[msec]程度の遅延時間Tだけ遅延して出力されることになる。またこの演算処理において、故意に遅延処理する場合、この遅延時間Tは、数十[msec]~数[sec]になる。

【0010】これにより入出力端で信号レベルを連動して補正すると、出力レベル制御部5より出力されるオーディオ信号SA4においては、時点t1で入力レベル制御部4の利得を切り換えた後この遅延時間Tの期間の間、前後のオーディオ信号に比して不連続な信号レベルにより出力されることになる(図6(C))。この場合、演算回路部3の処理内容、入力オーディオ信号SA1の信号波形によっては、クリップノイズ等が発生し、異音が発生することになる。またこのような異音が知覚されない場合でも、信号レベルが不自然に変化することにより、聴感上違和感を与えることになる。

【0011】このため出力レベル制御部5より出力されるオーディオ信号SA4を外部機器に出力する出力遮断回路6は、中央制御回路部2により制御されて、入力レベル制御部4で利得を切り換えた後、遅延時間Tの期間の間、オーディオ信号SA4の出力を停止する。これによりこの種のデジタルエフェクター1では、オーディオ信号の信号レベルが不自然に変化する期間の間、オーディオ信号の出力を停止して、異音の発生を有効に回避するようになされていた。

【0012】

【発明が解決しようとする課題】ところでこのようにオーディオ信号の信号レベルが不自然に変化する期間の間、オーディオ信号の出力を停止する場合、結局、出力側から見て、連続するオーディオ信号の出力が一時的に停止されることになる。このため聴感上の違和感を完全には解消できない問題があった。

【0013】本発明は以上の点を考慮してなされたもので、演算処理手段の入出力で連動して信号レベルを補正する際に、出力信号レベルの不自然な変動を有効に回避することができるオーディオ信号処理装置を提案しようとするものである。

【0014】

【課題を解決するための手段】かかる課題を解決するため本発明においては、順次入力される入力オーディオ信号を演算処理することにより、この入力オーディオ信号に種々の効果を付与して出力するオーディオ信号処理装置に適用する。このオーディオ信号処理装置において、先の入力オーディオ信号の信号レベルを補正する入力レベル制御手段と、この入力レベル制御手段より出力され

るオーディオ信号を演算処理する演算処理手段と、入力レベル制御手段による信号レベルの補正に連動して、演算処理手段より出力されるオーディオ信号の信号レベルを補正する出力レベル制御手段とを備えるようにする。このときこの演算処理手段によりオーディオ信号に発生する遅延時間の分、出力レベル制御手段による信号レベルの補正を、入力レベル制御手段による信号レベルの補正より遅延させる。

【0015】またこのとき、先の演算処理手段が、オーディオ信号をアナログデジタル変換処理してデジタルオーディオ信号を出力するアナログデジタル変換手段と、このデジタルオーディオ信号を演算処理するデジタル信号処理手段と、このデジタル信号処理手段により演算処理されたデジタルオーディオ信号をデジタルアナログ変換処理して出力するデジタルアナログ変換手段とにより形成されるようにする。

【0016】これらの手段により、演算処理手段によりオーディオ信号に発生する遅延時間の分、出力レベル制御手段による信号レベルの補正を、入力レベル制御手段による信号レベルの補正より遅延させれば、入力レベル制御手段の動作を切り換えることにより変動したオーディオ信号の信号レベルを、出力側の対応するタイミングより補正することができる。

【0017】具体的に、先の演算処理手段が、オーディオ信号をアナログデジタル変換処理してデジタルオーディオ信号を出力するアナログデジタル変換手段と、このデジタルオーディオ信号を演算処理するデジタル信号処理手段と、このデジタル信号処理手段により演算処理されたデジタルオーディオ信号をデジタルアナログ変換処理して出力するデジタルアナログ変換手段とにより形成される場合に適用して、アナログデジタル変換手段、デジタル信号処理手段、デジタルアナログ変換手段による遅延時間の分、出力レベル制御手段による信号レベルの補正を遅延して、オーディオ信号の不自然な信号レベルの変動を未然に防止することができる。

【0018】

【発明の実施の形態】以下、適宜図面を参照しながら本発明の実施の形態を詳述する。

【0019】図1は、本発明の第1の実施の形態に係るデジタルエフェクターを示すブロック図である。このデジタルエフェクター10において、入力レベル制御部11は、中央制御回路部12より出力される入力レベル制御信号SC3に応じて利得を可変し、入力オーディオ信号SA1を増幅して、又は信号レベルを抑圧して出力する。これにより入力レベル制御部11は、続く演算回路部13に対して、ピークレベルが規定の範囲内に収まるように、入力オーディオ信号SA1の信号レベルを補正して出力する。

【0020】演算回路部13は、このオーディオ信号S

A1をアナログデジタル変換回路(A/D)14に入力する。ここでアナログデジタル変換回路14は、オーディオ信号SA1をアナログデジタル変換処理することにより、オーディオ信号SA1をデジタルオーディオ信号に変換して出力する。

【0021】続くデジタルシグナルプロセッサ(DSP)15は、デジタルフィルタ回路構成の演算処理によりこのデジタルオーディオ信号を形成する各オーディオデータを順次演算処理する。このときデジタルシグナルプロセッサ15は、中央制御回路部12との間のデータ通信により演算処理の特性を切り換え、これによりデジタルオーディオ信号に所望の残響時間による残響等の効果を付与し、また種々の音場により試聴した効果を付与する。

【0022】続くデジタルアナログ変換回路(D/A)16は、このデジタルシグナルプロセッサ15より出力されるデジタルオーディオ信号をデジタルアナログ変換することにより、このデジタルオーディオ信号をアナログ信号でなるオーディオ信号SA5に変換して出力する。

【0023】出力レベル制御部17は、出力レベル制御信号SC4に応じて入力レベル制御部11と連動して利得を可変し、演算回路部13より出力されるオーディオ信号SA5を増幅して、又は信号レベルを抑圧して出力する。このとき出力レベル制御部17は、例えば入力レベル制御部11と逆特性によりオーディオ信号SA5の信号レベルを補正し、これによりオーディオ信号SA6を入力オーディオ信号SA1の信号レベルにより出力する。

【0024】中央制御回路部12は、このデジタルエフェクター1全体の動作を制御するマイクロコンピュータで形成され、コントローラ等の外部機器より入力される制御コマンドDCに反応して演算回路部13に制御データを出力し、これによりオーディオ信号に付加する種々の効果を設定する。また中央制御回路部12は、オペレータの操作に反応して入力レベル制御部11及び出力レベル制御部17にそれぞれ入力レベル制御信号SC3及び出力レベル制御信号SC4を出力し、入力レベル制御部11及び出力レベル制御部17による補正レベルを可変する。

【0025】さらに中央制御回路部12は、これら一連の処理において、表示部19を介して入力オーディオ信号SA1の信号レベルを表示し、さらにオーディオ信号に付加する効果等を表示する。これにより中央制御回路部12は、この入力オーディオ信号SA1の信号レベルの表示を目視確認したオペレータの操作により、コントローラ等を介して信号レベルを補正する制御コマンドDCが入力されると、この制御コマンドDCに反応して、予め設定した入出力間の利得が維持されるように、入力レベル制御信号SC3及び出力レベル制御信号SC4を

出力する。

【0026】このとき中央制御回路部12は、デジタルシグナルプロセッサ15との間のデータ通信により、デジタルシグナルプロセッサ15により付加される効果に応じて変化するデジタルオーディオ信号の遅延時間を検出する。さらに中央制御回路部12は、この検出した遅延時間に、アナログデジタル変換回路14のアナログデジタル変換処理に要する時間、デジタルアナログ変換回路16のデジタルアナログ変換処理に要する時間を加算し、これにより演算回路部13に入力されたオーディオ信号が出力されるまでの遅延時間を計算する。

【0027】中央制御回路部12は、入力レベル制御部11については、制御コマンドDCに反応して、即座に補正レベルを可変するように、入力レベル制御信号SC3を出力するのに対し、出力レベル制御部17については、このようにして計算した遅延時間の分、遅延して補正レベルを可変するように、出力レベル制御信号SC4を出力し、これにより出力信号レベルの不自然な変動を未然に防止する。

【0028】すなわち図2に示すように、演算回路部13より出力されるオーディオ信号SA5(図2(B))は、入力オーディオ信号SA1(図2(A))に対して、演算回路部13における遅延時間Tだけ遅延して出力されることになる。従って時点t1で入力レベル制御部11の利得を切り換えた場合、演算回路部13より出力されるオーディオ信号SA5は、この時点t1より遅延時間Tの分だけ遅延したタイミングで信号レベルが変化するようになる。

【0029】従って中央制御回路部12により、この遅延時間Tの分だけ遅延したタイミングにより出力レベル制御部17による補正レベルを可変すれば、このオーディオ信号SA5に対して入力側と対応するタイミングにより補正レベルを可変することができ、これによりオーディオ信号SA6の不自然な信号レベルの変動を未然に防止することができる(図2(C))。

【0030】以上の構成において、入力オーディオ信号SA1は、入力レベル制御部11において、入力レベル制御信号SC3により設定された補正レベルにより信号レベルが補正された後、演算回路部13のアナログデジタル変換回路14によりデジタルオーディオ信号に変換される。このデジタルオーディオ信号は、続くデジタルシグナルプロセッサ15により種々の効果が付加された後、デジタルアナログ変換回路16によりアナログ信号でなるオーディオ信号SA5に変換される。

【0031】このオーディオ信号SA5は、出力レベル制御部17において、信号レベルが補正されて出力される。このときオーディオ信号SA5は、デジタルシグナルプロセッサ15と中央制御回路部12とのデータ通信により、演算回路部13における遅延時間Tが計算さ

れ、この出力レベル制御部17により補正レベルの可変が、入力レベル制御部11による補正レベルの可変より、この遅延時間Tの分だけ遅延したタイミングで実施される。これによりオーディオ信号SA5は、入力側と対応するタイミングにより補正レベルが可変されて信号レベルが補正され、これにより不自然な信号レベルの変動が未然に防止されて出力される。

【0032】以上の構成によれば、デジタルシグナルプロセッサ15と中央制御回路部12とのデータ通信により、演算回路部13における遅延時間Tを計算し、この遅延時間Tの分だけ、出力レベル制御部17による補正レベルの可変を、入力レベル制御部11による補正レベルの可変より遅延したタイミングで実施したことにより、出力信号レベルの不自然な変動を未然に防止することができる。

【0033】なお上述の実施の形態においては、中央制御回路部12よりそれぞれ入力レベル制御信号SC3及び出力レベル制御信号SC4を出力して入力レベル制御部11及び出力レベル制御部17による補正レベルを可変する場合について述べたが、本発明はこれに限らず、中央制御回路部12より出力される1系統の制御信号により入力側及び出力側の補正レベルを可変する場合等においては、遅延回路を設けてこの補正のタイミングを調整してもよい。

【0034】すなわち図3は、他の実施の形態に係るデジタルエフェクターを示すブロック図である。なおこの図3において、図1と共通する構成は、対応する符号を付して示し、重複した説明を省略する。このデジタルエフェクター20は、中央制御回路部21より出力する1系統の制御信号SC5を入力レベル制御部22及び出力レベル制御部23に出力し、入力レベル制御部22及び出力レベル制御部23は、この制御信号SC5に反応して相補的に利得を可変する。

【0035】遅延回路24は、演算回路部13における遅延時間Tの分、中央制御回路部21より出力される制御信号SC5を出力レベル制御部23に遅延して出力する。このように中央制御回路部12より1系統の制御信号を出力して入力側及び出力側の補正レベルを可変する場合に、遅延回路により補正のタイミングを調整しても第1の実施の形態と同様の効果を得ることができる。

【0036】またこのように遅延回路を設けることにより補正のタイミングを調整する構成は、第1の実施の形態のように、中央制御回路部12よりそれぞれ入力レベル制御信号SC3及び出力レベル制御信号SC4を出力して入力レベル制御部11及び出力レベル制御部17に

よる補正レベルを可変する構成にも適用することができる。

【0037】さらに上述の実施の形態においては、中央制御回路部12より補正レベルを可変する場合について述べたが、本発明はこれに限らず、例えば図4に示すように、オペレータの直接の操作により補正レベルを可変する場合にも広く適用することができる。すなわちこのデジタルエフェクター30では、オペレータの操作により直接制御信号SC5を入力するように形成され、この場合に、遅延回路24により補正のタイミングを調整しても第1の実施の形態と同様の効果を得ることができる。

【0038】

【発明の効果】上述のように本発明によれば、演算処理手段における遅延時間の分、入力側信号レベルの補正に連動する出力側信号レベルの補正を遅延させることにより、出力信号レベルの不自然な変動を未然に防止することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係るデジタルエフェクターを示すブロック図である。

【図2】図1のデジタルエフェクターの動作の説明に供する信号波形図である。

【図3】他の実施の形態に係るデジタルエフェクターを示すブロック図である。

【図4】オペレータの操作により直接制御信号を入力するデジタルエフェクターを示すブロック図である。

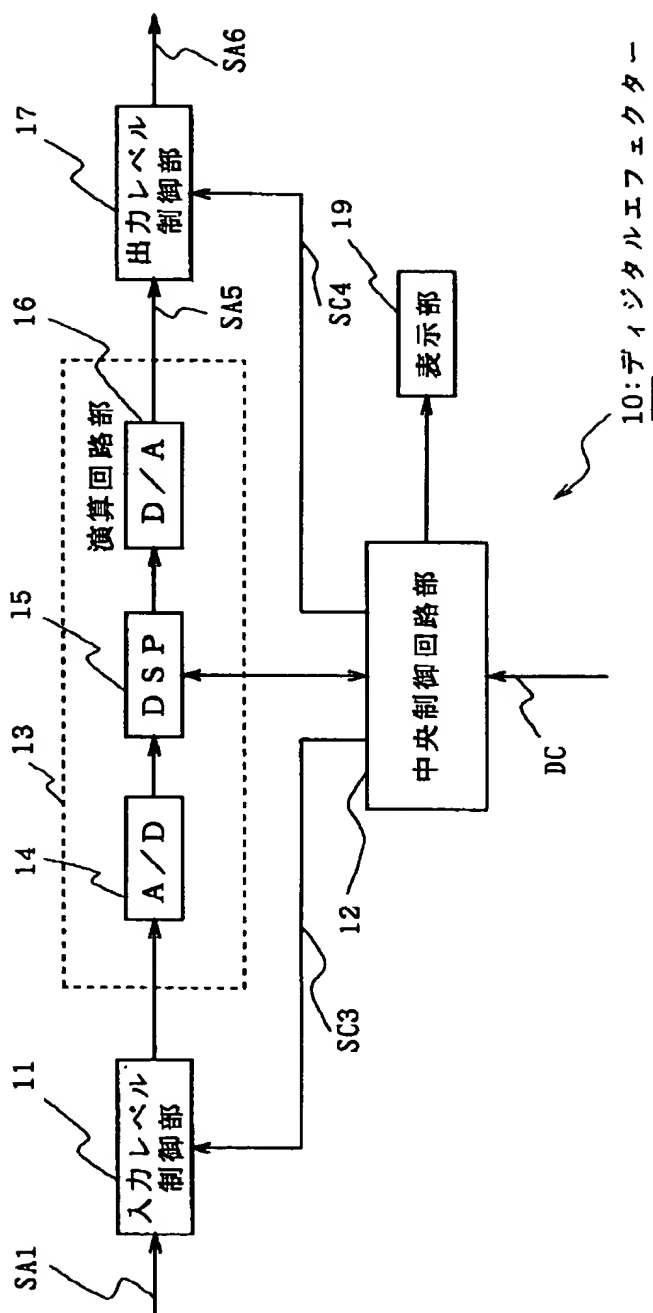
【図5】従来のデジタルエフェクターを示すブロック図である。

【図6】図5のデジタルエフェクターの動作の説明に供する信号波形図である。

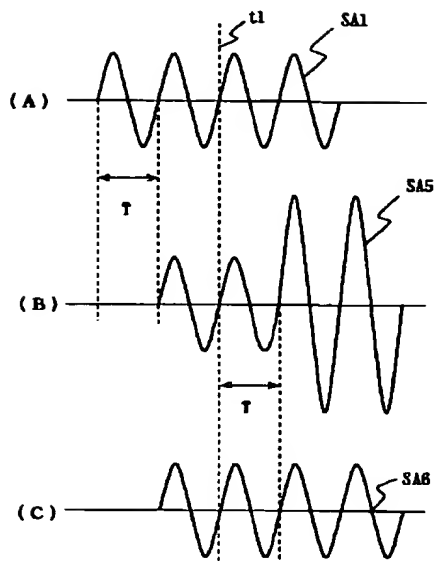
【符号の説明】

1、10、20、30	デジタルエフェクター
2、12、21	中央制御回路部
3、13	演算回路部
4、11、22	入力レベル制御部
5、17、23	出力レベル制御部
14	アナログデジタル変換回路
15	デジタルシグナルプロセッサ
16	デジタルアナログ変換回路
24	遅延回路

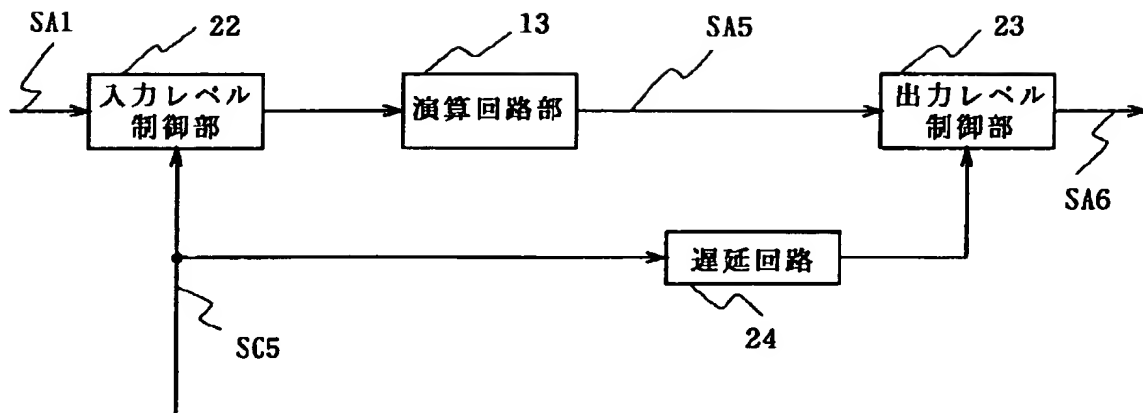
【図1】



【図2】



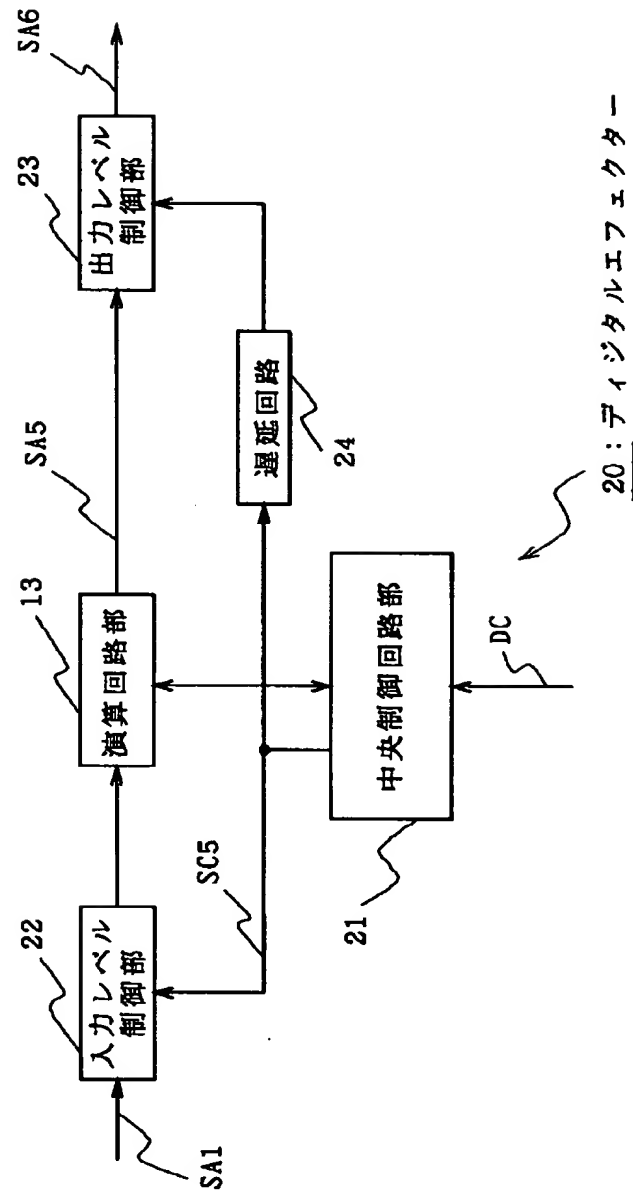
【図4】



30: デジタルエフェクター

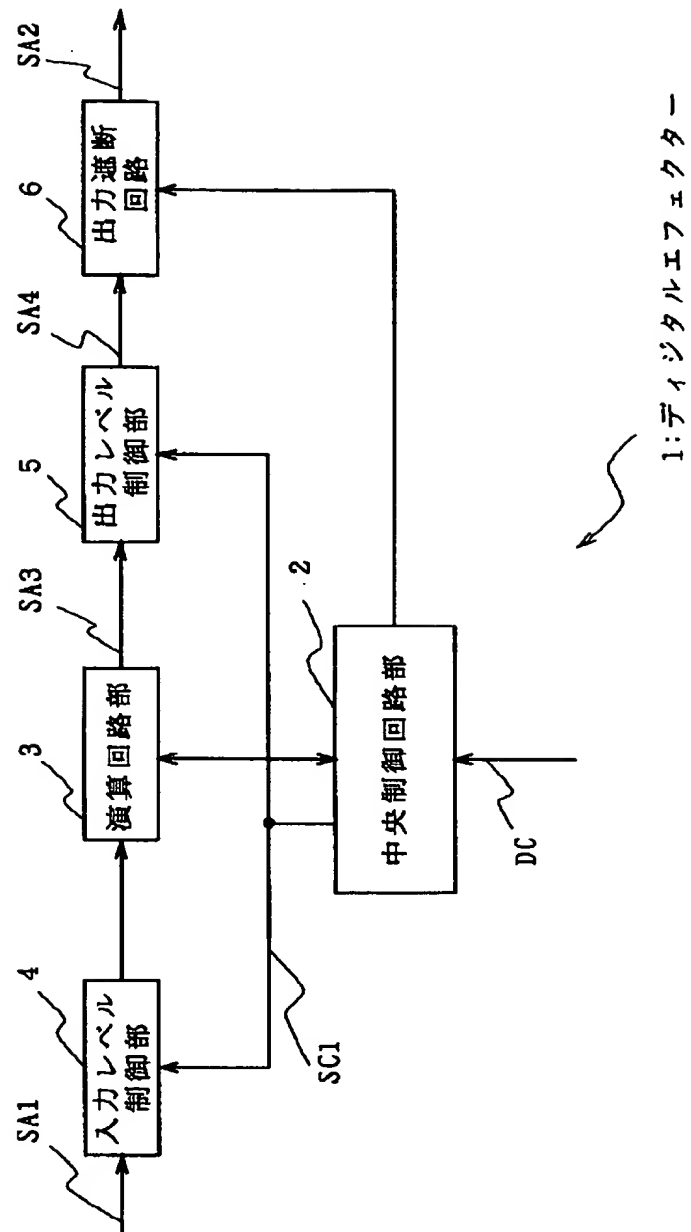


【図3】



20: デジタルエフェクター

【図5】



【図6】

